

PAT-NO: JP409033944A
DOCUMENT-IDENTIFIER: JP 09033944 A
TITLE: LIQUID CRYSTAL DISPLAY DEVIC E

PUBN-DATE: February 7, 1997

INVENTOR-INFORMATION:

NAME	COUNTRY
IKEDA, TAKAMI	
AKIYAMA, MASAHIKO	
KIYOTA, TOSHIYA	
IKEDA, MITSUSHI	

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP07178346
APPL-DATE: July 14, 1995

INT-CL (IPC): G02F001/136 , H01L029/786

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a liquid crystal display device of an active matrix type having TFTs capable of improving display characteristics by

decreasing light leakage current with a simple structure and simple production process for forming the same.

SOLUTION: Light shielding layers 10 formed of a Si having a large refractive index are formed on blocking layers 5, by which the light arriving at the a-Si of channel regions is decreased. As a result, the light leakage current is suppressed and the deterioration of display characteristics is suppressed.

COPYRIGHT: (C)1997, JPO

(11)特許出願公開番号

特開平9-33944

(43)公開日 平成9年(1997)2月7日

(51)Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0		G 0 2 F 1/136	5 0 0 C1
H 0 1 L 29/786			H 0 1 L 29/78	6 1 6 S 6 1 9 B

審査請求 未請求 請求項の数1 OL (全 5 頁)

(21)出願番号	特願平7-178346	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成7年(1995)7月14日	(72)発明者	池田 貴美 神奈川県横浜市磯子区新磯子町33 株式会 社東芝生産技術研究所内
		(72)発明者	秋山 政彦 神奈川県横浜市磯子区新磯子町33 株式会 社東芝生産技術研究所内
		(72)発明者	清田 敏也 神奈川県横浜市磯子区新磯子町33 株式会 社東芝生産技術研究所内
		(74)代理人	弁理士 須山 佐一

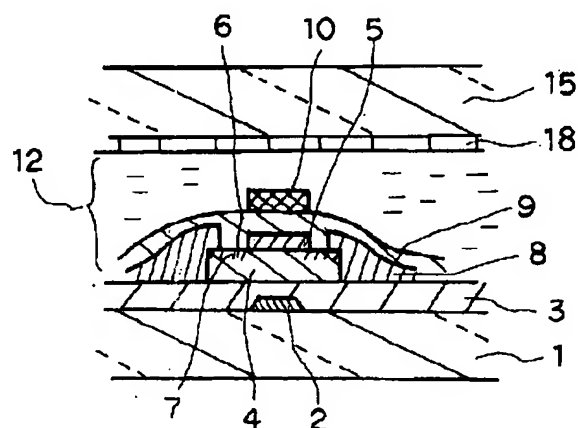
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 簡易な構造およびそれを形成するための簡易な製造プロセスで、光リーク電流を低減して表示特性を向上することが可能なTFTを備えたアクティブマトリクス型の液晶表示装置を提供する。

【課題解決手段】 ブロッキング層5の上に、屈折率が大きいa-Siから形成された遮光膜10を形成することで、チャネル領域のa-Siに到達する光を減少させることができる。



【特許請求の範囲】

【請求項1】 薄膜トランジスタを備えたアクティブマトリックス型の液晶表示装置において、前記薄膜トランジスタの、ソース電極およびドレイン電極が、金属と低抵抗半導体との積層膜または合金と、金属膜とからなり、前記薄膜トランジスタの活性層のチャネル領域の上を覆うブロッキング層に対して前記ソース電極および前記ドレイン電極がいずれも非接触であり、前記活性層が $a-Si$ を用いて形成されており、前記薄膜トランジスタの前記ブロッキング層の上に、該ブロッキング層と実質的に同一パターンの遮光膜であって前記活性層の光リーク電流の発生の原因となる波長の光を吸収する材質および厚さの遮光膜を具備していることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に関する。

【0002】

【従来の技術】液晶表示装置は、薄型、低消費電力等の特徴を生かして、テレビあるいはグラフィックディスプレイなどの表示素子として盛んに利用されている。

【0003】中でも、薄膜トランジスタ (Thin Film Transistor; 以下、TFTと略称) をスイッチング素子として用いたアクティブマトリックス型液晶表示装置は、高速応答性に優れ、高精細化に適しており、ディスプレイ画面の高画質化、大型化、カラー画像化を実現するものとして注目されている。

【0004】このようなアクティブマトリックス型の液晶表示装置の液晶表示パネル部分は一般的に、図4にその電気回路的な構造を模式的に示すように、アクティブ素子アレイ基板上に形成されたTFT401のようなスイッチング用アクティブ素子とこれに接続された画素電極402と、これに間隙を有して対向配置される対向基板上に形成された対向電極404と、これら両基板の電極どうしの間に挟持される液晶層406と、各基板の外表面側に貼設される偏光板 (図示省略) とから、その主要部分が構成されている。そしてこの液晶表示パネルを駆動するための液晶駆動回路系として、走査線407を駆動する走査線駆動回路408と、信号線409を駆動する信号線駆動回路410とが配設されている。

【0005】我々が以前に開発したアクティブマトリックス型の液晶表示装置のスイッチング素子近傍の概略断面図を図5に示す。

【0006】この液晶表示装置は、一対の絶縁性基板1、15を備え、一方の基板1上にマトリックス状に配列された画素電極 (図示省略) とこの画素電極に接続されたスイッチング素子としての薄膜トランジスタ (TFT) 90とを備えている。

【0007】ここで、12は液晶層、4はチャネル領域が形成された i 型 $a-Si$ 層、5はチャネル保護層、6は Mo シリサイド、7は $n^+ a-Si$ 層である。

【0008】また、この $n^+ a-Si$ 層7の表面には Mo シリサイド6が形成されている。また、チャネル領域4上にはチャネル保護層5が形成されている。

【0009】さらに基板1上には $0.2\mu m$ 厚のパッシベーション膜9が形成されている。

【0010】このような構造のTFTでは、チャネル長を短くすることができ、またゲート・ソース間の寄生容量が小さくなるという利点がある。

【0011】しかしながら、従来から一般に用いられているようなチャネル保護層5がソース・ドレイン電極である金属膜等には覆われていないため、光がチャネル領域4をはじめとして活性層に入射しやすく、光リーク電流が発生しやすい。

【0012】従って、強い光が照射されると光キャリアによるリーク電流が増加して、表示特性が劣化するという問題が生じることが明らかになった。

20 【0013】この光リーク電流について、さらに詳しく説明する。 $a-Si$ は特に青色の光 (約 $400\sim 500nm$) に対する感度が高く、同じエネルギーでもこれとは異なったスペクトルの光と比べて、特に大きな光リーク電流が発生することが判った。

【0014】光リーク電流の発生が小さいのは、主に赤色の光 ($640\sim 780nm$) であるが、バックライトの分光スペクトルはおおよそ $400\sim 700nm$ の範囲に存在するため、LCDで使用する $a-Si$ TFTにとっては極めて光リーク電流が発生しやすい環境と言える。

30 【0015】また、TFTの表面からの光に対しては、特にチャネル保護層5上に照射されると大きな光リーク電流が発生する。

【0016】スリット光をPSATFTに照射し、これをチャネル幅方向に移動させて、そのときの光リーク電流を測定すると、図3から、チャネル保護層5上以外の領域ではほとんど光リーク電流が発生しないことが分かる。

【0017】

40 【発明が解決しようとする課題】-上記のように、 $a-Si$ は光感光性が高く、強い光が照射されると光リーク電流が発生するという問題がある。

【0018】そこで、本発明の目的は、簡易な構造およびそれを形成するための簡易な製造プロセスで、光リーク電流を低減して表示特性を向上することが可能なTFTを備えたアクティブマトリックス型の液晶表示装置を提供することにある。

【0019】

【課題を解決するための手段】本発明の液晶表示装置は、薄膜トランジスタを備えたアクティブマトリックス型の液晶表示装置において、前記薄膜トランジスタの、

ソース電極およびドレイン電極が、金属と低抵抗半導体との積層膜または合金と、金属膜とからなり、前記薄膜トランジスタの活性層のチャネル領域の上を覆うブロッキング層に対して前記ソース電極および前記ドレイン電極がいずれも非接触であり、前記活性層がa-Siを用いて形成されており、前記薄膜トランジスタの前記ブロッキング層の上に、該ブロッキング層と実質的に同一パターンの遮光膜であって前記活性層の光リーク電流の発生の原因となる波長の光を吸収する材質および厚さの遮光膜を具備していることを特徴としている。

【0020】本発明によるアクティブマトリクス表示装置は、チャネルに直接光が入射し、光リークの一番の原因となる上部絶縁膜上に遮光膜を設けることにより、光リーク電流を抑え、表示特性の劣化を抑制することが可能となる。

【0021】

【発明の実施の形態】以下、本発明に係る液晶表示装置の実施例を、図面に基づいて詳細に説明する。図1は、本発明の第1の実施例の液晶表示装置における、特にTFT部分近傍の構造を示す断面図である。そして図2はその平面図である。まず、TFT部分近傍の構造について、その製造プロセスを追って説明する。

【0022】ガラス基板1上に、金属層を250nm堆積し、これをパターニングすることにより、ゲート電極2を形成する。

【0023】次に、その上にSiNx等の材料から形成されたゲート絶縁膜3（膜厚400nm）、及びa-Si（アモルファス）半導体層（50nm）4、及びブロッキング層（380nm）5となる膜を、それぞれ順次に積層する。

【0024】ブロッキング層として一般に用いられるSiNx等を材料として用いて、これを成膜し、その上に例えばフォトレジストを塗布し、これをゲート電極2をマスクとしてセルフアラインで裏面露光した後、フォトエッチングプロセスによってこのブロッキング層5をパターニングする。

【0025】続いて、前記のブロッキング層5をマスクとして用いてセルフアライメントにより、このブロッキング層5の上を含んでa-Si半導体層4の上面に、P*

$$R = \{ n_{LC} - (n_{a-Si} / n_{SiNx})^2 \cdot n_{a-Si} \}^2 / \{ n_{LC} + (n_{a-Si} / n_{SiNx})^2 \cdot n_{a-Si} \}^2$$

$$= \{ 1.53 - (3.4 / 2)^2 \times 3.4 \}^2 / \{ 1.53 + (3.4 / 2)^2 \times 3.4 \}^2$$

$$= 53.4\%$$

ここで、a-Siの光吸収を考えて、 $T = (1 - R) e^{-ad} = 46.6 \times 0.39$

故に、T（透過率）=18.2%となる。

【0035】このように、従来よりも透過光を1/5.4にまでも減少させることができる。なお、本発明に係る遮光膜は、上記のa-Si膜だけでなく、SiGe膜を用いても良い。

*（磷）あるいはB（硼素）などのいわゆる不純物イオンをドーピングして、オーミックコンタクト用の低抵抗半導体層7を形成し、つまり、ブロッキング層5の下のみがチャネル領域となる。

【0026】そして、この上を覆うように金属膜（図示省略）を堆積し、この金属膜と前記の低抵抗半導体層7との界面に導電性の金属半導体化合物層6を形成する。

【0027】そして前記の金属層を除去する。

【0028】続いて、a-Si半導体層4をパターニングする。

【0029】その後、金属半導体化合物層6の上に導電性の良好な金属材料膜を形成しこれをパターニングして、金属半導体化合物層6と金属材料膜とを用いたソース・ドレイン電極層8を形成する。

【0030】この上に、パッシベーション膜9としてSiNx膜を200nm、遮光膜10を形成する材料としてa-Si膜を40nm、CVD法により順次に積層し、a-Si膜をブロッキング層5と同じパターンでパターニングして、遮光膜10を形成する。

【0031】このように、連続成膜、パターニングとプロセスを複雑化すること無く効果的な遮光を実現できる遮光膜10を形成することができる。

【0032】このように、ブロッキング層5の上に、屈折率の大きいa-Siから形成された遮光膜10を形成することで、チャネル領域のa-Siに到達する光を減少させることができる。以下に、これを詳しく説明する。

【0033】従来のように遮光膜が無く、ブロッキング層のSiNx膜がほとんど直接に液晶層と対面している場合には、入射光（波長550nm）に対して、光透過率は

$$R = (n_{LC} - n_{SiNx})^2 / (n_{LC} + n_{SiNx})^2$$

$$= (1.53 - 2)^2 / (1.53 + 2)^2$$

$$= 1.8\%$$

故に、T（透過率）=98.2%となる。

【0034】一方、本発明に係る液晶表示装置においては、本実施例のようにSiNxからなるブロッキング層5の上に屈折率の大きいa-Siの遮光膜10を形成すると、入射光に対する光透過率は、

※【0036】また、Si化合物の屈折率の大小を組み合わせることで、チャネル領域のa-Siに到達する入射光を、より効果的に低減することができる。

【0037】また、遮光膜を上記のようなSiGe膜を用いて形成した場合には、i/sをSiO₂/SiNxとすると、T=7.5%となり、1/13にまで低減することができる。

※50

5

【0038】また、膜厚は干渉膜の効果の大きくなる $2\pi nd/\lambda = (1/4 + m)\pi$ に近ければ良い。このようにして、可視光は反射して通さない遮光膜を形成することができる。

【0039】また、遮光膜はSi化合物の他の無機材料、有機材料でも良い。このシリサイド配線を用いたTFTは、遮光膜に金属材料を用いた場合でも、ソース・ドレイン間にリークが発生することがない。

【0040】あるいは、遮光膜として紫外線を透過するレジスト膜を形成しパターンニングした後に、このレジスト膜を染色により、黒色に染め、遮光しても良い。また、ネガ型黒色レジストをマスクアライメントにより、形成しても良い。

【0041】このように遮光膜をブロッキング層の上のみ形成することが好適である主な理由は、スリット光をTFTの上から照射して実験を行なったところ、リーク電流が発生するのはブロッキング層の上、即ちチャネル領域に直接光が入るときが大きく、周囲の部分に当たった光は若干屈折によりリーク電流に関与するが、その影響は非常に小さいことが判ったためである。

【0042】遮光膜はブロッキング層の端よりも $-1\mu\text{m}$ ~ $+3\mu\text{m}$ の範囲で形成されるのが良い。図3から、ブロッキング層の端から $1\mu\text{m}$ 入ったところはまだ光キャリアがリーク電流になる割合が低いことから、 $1\mu\text{m}$ までであれば遮光膜がブロッキング層よりも小さくても良いことが判る。

【0043】また、ソース・ドレイン電極は金属によって形成されており、ソース・ドレイン電極に照射された光は完全に遮断される。よって、シリサイドの部分まで遮光されれば、回折によって光がチャネルに入射するということは無い。よってソース・ドレイン電極をマスクアライメントする際のマージン値 $3\mu\text{m}$ までブロッキング層の端よりも大きくても良い。

【0044】従って、遮光膜がブロッキング層よりも大きくても良く、LCDとしての透過率を下げない範囲ならば大きくても良い。

【0045】遮光膜がブロッキング層よりも大きい場

6

合、遮光膜が金属材料を用いるとソース・ドレイン間にリークが発生する。また、有機材料を用いると、ブロッキング層とシリサイド配線の間の段差は630Åからあり、この段差部で膜剥がれが起こる。よって、遮光膜はブロッキング層の上のみが良く、前述のように光が遮光するにも十分である。

【0046】

【発明の効果】以上説明したように、本発明によれば、簡易な構造およびそれを形成するための簡易な製造プロセスで、光リーク電流を低減して表示特性を向上することが可能なTFTを備えたアクティブマトリクス型の液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の液晶表示装置における、特にTFT部分近傍の構造を示す断面図である。

【図2】本発明の第1の実施例の液晶表示装置における、特にTFT部分近傍の構造を示す平面図である。

【図3】チャネル内の位置と光リーク電流との関係を実験により求めたその実験結果を示す図である。

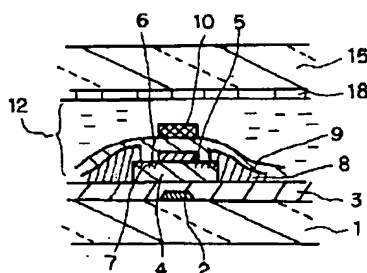
【図4】従来のアクティブマトリクス型の液晶表示装置の液晶表示パネル部分の一般的な電気回路的な構造を模式的に示す図である。

【図5】本発明の発明者らが以前に開発したアクティブマトリクス型の液晶表示装置のスイッチング素子近傍の概略断面図を示す図である。

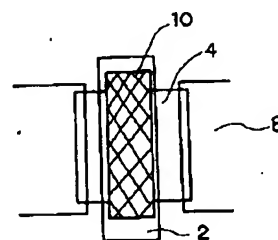
【符号の説明】

- 1…ガラス基板
- 2…ゲート電極
- 3…ゲート絶縁膜
- 4…a-Si半導体層
- 5…ブロッキング層
- 6…金属半導体化合物層
- 7…低抵抗半導体層
- 8…ソース・ドレイン電極層
- 9…パッシベーション膜
- 10…遮光膜

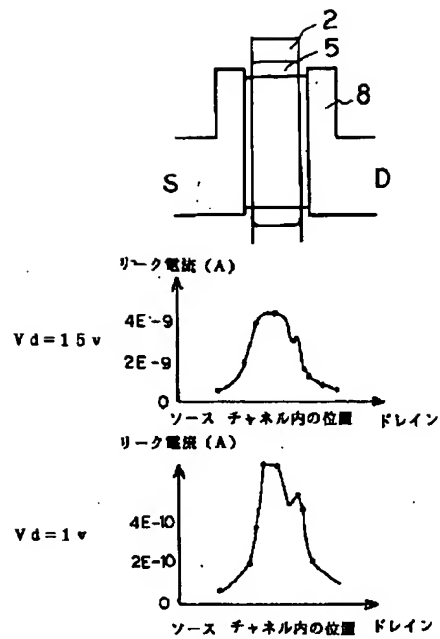
【図1】



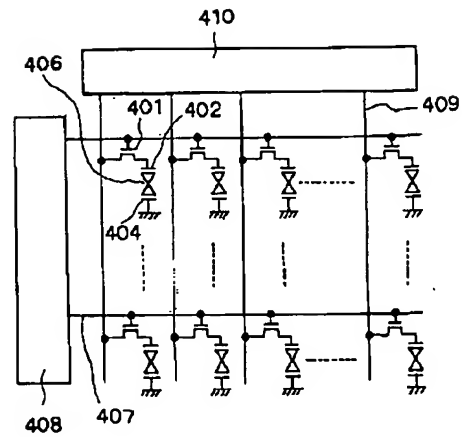
【図2】



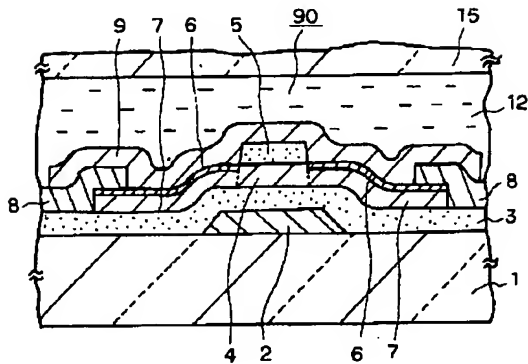
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 池田 光志
 神奈川県横浜市磯子区新磯子町33 株式会
 社東芝生産技術研究所内